

### **Neuer PetaFLOPS-Supercomputer für das DKRZ**

Das DKRZ hat in der Beschaffung des neuen „Hochleistungsrechnersystems für die Erdsystemforschung 3“ (HLRE-3) einen Meilenstein erreicht. Am 6. Mai wurde der Vertrag für die beiden Kernkomponenten des HLRE-3-Gesamtsystems – ein PetaFLOPS-Supercomputer und ein Festplattensystem im Wert von 26 Millionen Euro – mit der Firma Bull unterschrieben. Insgesamt stellen das BMBF und die HGF 41 Millionen Euro für das Projekt zur Verfügung; Ausschreibungen für weitere Komponenten, wie das hierarchische Datenmanagementsystem, den Ausbau des Magnetbandarchivs und Anpassungen der Rechnerraum-Infrastruktur, erfolgen separat. Die erste Ausbaustufe des Systems auf Basis von Bullx B700 DLC Blades soll im April 2015 betriebsbereit sein und etwa die sechsfache Anwendungsleistung des aktuellen HLRE-II (Blizzard) liefern. Bis April 2016 erreicht der Endausbau mit mehr als 60.000 Prozessorkernen verteilt auf etwa 60 Racks eine maximale Rechenleistung von 3 PetaFLOPS. Das auf Lustre basierende parallele Festplattensystem wird im Endausbau 45 Petabyte umfassen und gehört dann zu den weltweit größten Speichersystemen. Eine von Bull entwickelte Warmwasserkühlung sorgt für eine effiziente Kühlung des neuen Systems, das damit nicht mehr Energie verbrauchen wird als das bestehende. Das DKRZ und Bull planen zudem eine Kooperation bei der Optimierung von Klimaanwendungen, so beispielsweise bei der Skalierungsverbesserung von Klimamodellen und der erforderlichen Algorithmen. Weitere Informationen: [www.dkrz.de/p/hlre3-vertrag/](http://www.dkrz.de/p/hlre3-vertrag/) (Kontakt: [Thomas Ludwig](mailto:Thomas.Ludwig@dkrz.de), DKRZ)

### **ISC'2014 in Leipzig**

Die diesjährige International Supercomputing Conference (ISC) wird vom 22.-26. Juni wieder in Leipzig veranstaltet. Die ISC bietet Anwendern und Nutzern ein breites Spektrum an Information zu zahlreichen Themen, Innovationen und Anwendungen des Supercomputing. 1986 von Professor Dr. Hans Werner Meuer gegründet, findet diese größte europäische Ausstellung auf dem Gebiet des Hochleistungsrechnens dieses Jahr erstmals ohne den angesehenen Wissenschaftler, der im Januar im Alter von 77 Jahren verstarb, statt. Neben seiner Beschäftigung mit dem Thema Supercomputing engagierte sich Hans Werner Meuer besonders für die bundesweite Zusammenarbeit der Rechenzentren. Er hat maßgeblich zur Entwicklung des Hoch- und Höchstleistungsrechnens in Deutschland und Europa beigetragen. Die eng mit der Konferenz verbundene TOP500-Liste der leistungsstärksten Rechner der Welt, die abwechselnd auf der in

Deutschland stattfindenden ISC und der in den USA stattfindenden Supercomputing Conference (SC) vorgestellt wird, geht aus seiner von 1986 bis 1992 jährlich publizierten Mannheimer Supercomputer-Statistik hervor.

### **Aktivitäten der GA-Mitglieder auf der ISC'2014**

Auch in diesem Jahr zeigen mehr als 140 Aussteller aus über 45 Ländern ihre Produkte und Dienstleistungen zum Thema Supercomputing auf der ISC'2014 in Leipzig. Die Mitglieder der Gauß-Allianz werden mit verschiedenen Aktivitäten präsent sein: • Das RRZE veranstaltet ein ganztägiges Tutorial zum Thema „Node-Level Performance Engineering“ und ist an einem halbtägigen Tutorial „Hybrid Parallel Programming with MPI & OpenMP“ zusammen mit dem HLRS beteiligt. • Das GCS wird an seinem Stand u. a. interaktive Simulationen, Augmented-Reality-Visualisierungen, interaktive Monitoring-Software für weltweit betriebene Supercomputer und neueste 2D/3D-Videos und Animationen präsentieren. Besucher erhalten zudem Informationen zu den zahlreichen Forschungsprojekten, für die die GCS-Supercomputer zum Einsatz kommen. • Das DKRZ gibt auf seinem Stand einen Ausblick auf das neue HPC-System HLRE-3, informiert über seine Datendienste und demonstriert aktuelle Klimasimulationen auf seinem Klimaglobus. Die DKRZ-Forschungsgruppe „Wissenschaftliches Rechnen“ nimmt an der Student Cluster Competition teil. • Das ZIH wird neben Forschungsaktivitäten in den Bereichen Performance-Analyse, Energieeffizienz und Big Data an seinem Stand auch die Planung des neuen Rechenzentrums vorstellen. Ein wichtiger Bestandteil der Präsentation ist das am ZIH entwickelte Werkzeug Vampir zur interaktiven Performance-Analyse. • Der Messestand des KIT präsentiert Informationen aus den Bereichen Supercomputing und Big Data. Die am SCC etablierten Simulation Labs und Data Life Cycle Labs stellen ihre Arbeitsergebnisse vor und als Highlight im Bereich Big Data können Besucher den Prototypen eines Detektor-Panels am Large Hadron Collider (LHC) des CERN (Genf) bestaunen. • Das IT Center der RWTH Aachen veranstaltet mit Partnern vom LLNL, Intel und Texas Instruments ein halbtägiges Tutorial zum Thema „Advanced OpenMP: Performance & 4.0 Features“. Am Stand der Jülich Aachen Research Alliance (JARA) werden außerdem von der RWTH Arbeiten im Bereich des HPC und Virtual Reality vorgestellt, außerdem präsentiert die RWTH Neuerungen in der shared-memory Programmierung mit OpenMP. • Der HLRN stellt an seinem Stand das

neue HPC-System HLRN-III vor und gibt einen Einblick in ausgewählte Projekte der Spitzenforschung im Norddeutschen Raum, die diese Rechenressourcen nutzen. • Gemeinsame Angebote von ZIH, JSC und LRZ sind z. B. das Tutorial „Practical Hybrid Parallel Application Performance Engineering“ sowie die Session „Performance Measurement Tools“ mit Vorträgen über die Ergebnisse der Zusammenarbeit in diesem Bereich. Weitere Informationen: <http://gauss-allianz.de/isc2014>.

### Technologietransfer mit der Siemens AG

Im Rahmen einer Kooperation zwischen dem Corporate Technology Multicore Expert Center der Siemens AG und dem Jülich Supercomputing Centre (JSC) haben die Arbeiten am RAPID-Projekt (Runtime Analysis of Parallel applications for Industrial software Development) begonnen. Ziel des Projektes ist es, die erfolgreichen und anerkannten HPC-Werkzeuge Score-P und Scalasca, die von verschiedenen Gauß-Allianz-Partnern gemeinsam entwickelt werden, so zu erweitern, dass sie besser für die Leistungsmessung und -analyse paralleler industrieller Anwendungen geeignet sind. Diese nutzen eher Shared-Memory-Programmiermodelle basierend auf Threads (z. B. POSIX, QT oder ACE) bzw. Tasks (z. B. MTAPI) anstatt das im HPC-Bereich vorherrschende MPI, was auch HPC-Nutzern der Werkzeuge zugutekommen wird, sofern sie diese Modelle in hybriden Anwendungen einsetzen. (Kontakt: [Bernd Mohr](#), JSC)

### Catwalk – Automatische Leistungsmodellierung

Analytische Leistungsmodelle ermöglichen es HPC-Anwendungsentwicklern, Skalierbarkeitsprobleme frühzeitig zu erkennen und zu beseitigen. Leider ist diese Technik sehr zeitaufwendig, weshalb sie nur selten eingesetzt wird. Das Ziel des Projektes „Catwalk – A Quick Development Path for Performance Models“, Teil des DFG-Schwerpunktprogramms „Software for Exascale Computing“ (SPPEXA), ist es daher, die Erstellung analytischer Leistungsmodelle zu automatisieren, um diese mächtige Methode einem breiteren Publikum von Anwendungsentwicklern zugänglich zu machen. Projektpartner sind die German Research School for Simulation Sciences (Koordination), die ETH Zürich, das Forschungszentrum Jülich, die Goethe Universität Frankfurt und die TU Darmstadt. Als ein erstes Ergebnis wurde eine Methode entwickelt, mit deren Hilfe sich Skalierbarkeitsengpässe mit wenig Aufwand auch in komplexen Anwendungen erkennen lassen. Das auf automatisch generierten empirischen Leistungsmodellen basierende Verfahren wurde auf der Supercomputing Konferenz (SC'2013) in Denver präsentiert. Weitere Informationen: <http://www.vi-hps.org/projects/catwalk/> (Kontakt: [Felix Wolf](#), RWTH Aachen)

### Mont-Blanc: Energieeffizientes Hochleistungsrechnen

Energieeffizienz spielt eine wesentliche Rolle bei der Entwicklung künftiger Exascale-Systeme. Das seit Ok-

tober 2011 laufende europäische Projekt Mont-Blanc (European Approach Towards Energy Efficient High Performance) verfolgt das Ziel, eine neue Art von Computer-Architektur zu entwerfen, die in der Lage ist, einen zukünftigen globalen, energieeffizienten HPC-Standard zu setzen. Das vom Barcelona Supercomputing Center (BSC) koordinierte Projekt wurde in einer zweiten Finanzierungsrunde bis September 2016 verlängert. Die dreijährige Verlängerung ermöglicht die Weiterentwicklung bzw. Vertiefung verschiedener Arbeitsbereiche wie das parallele Programmiermodell OmpSs, die Einbeziehung von Fehlertoleranz, die Unterstützung von 64bit-ARMv8-Prozessoren, sowie die Entwicklung von Programmierwerkzeugen. Das Mont-Blanc-Konsortium besteht aus 14 Partnern verschiedener EU-Länder. Deutsche Partner sind das HLRS, das JSC, und das LRZ mit den Schwerpunkten Debugging, Performancetools, und Laufzeitumgebung. Weitere Informationen: <https://www.montblanc-project.eu/> (Kontakt: [Jose Gracia](#), HLRS)

### FZJ tritt OpenPOWER Foundation bei

Im Sommer 2013 kündigten die Firmen IBM, NVIDIA, Mellanox, Google und der taiwanische Hersteller von Motherboards, TYAN, die Gründung der OpenPOWER Foundation an. Sie setzt sich für die Verwendung offener Technologien rund um die Architektur der IBM-POWER-Prozessoren ein. Die derzeit fast 30 Mitglieder stellen Hardware und Software zur Verfügung, um Innovationen für Rechenzentren etwa für Hardware-Beschleunigung, Speicher- und Netzwerklösungen zu ermöglichen. Die neuentwickelten Technologien bieten auch Ansätze für die Entwicklung neuer Supercomputerarchitekturen. Daher ist das Forschungszentrum Jülich ebenfalls der OpenPOWER Foundation beigetreten. Speziell die Exascale-Laboratories EIC und NVIDIA Application Lab am JSC bringen ihre Expertise ein und arbeiten gemeinsam an der Erforschung von Computer-Architekturen mit POWER8-Prozessoren in Kombination mit Grafikkarten-Prozessoren. Ein erstes Testsystem wurde vorübergehend am JSC installiert. (Kontakt: [Dirk Pleiter](#), JSC)

### Veranstaltungen

- 05.06.2014: [Efficient Parallel Programming with GASPI](#), LRZ, Garching
- 26.06.-27.06.2014: [High-performance computing with Python](#), JSC, Jülich
- 14.07.-15.07.2014: [Node-Level Performance Engineering](#), HLRS, Stuttgart
- 16.07.2014: [Industrial Services of the National HPC Centre Stuttgart](#), HLRS, Stuttgart
- 16.07.2014: [User-Guided Optimization in High-Level Languages](#), HLRS, Stuttgart